

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/005439

International filing date: 17 March 2005 (17.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: US
Number: 60/560,269
Filing date: 08 April 2004 (08.04.2004)

Date of receipt at the International Bureau: 07 April 2005 (07.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

17.3.2005

PA 1280754

THE UNITED STATES OF AMERICA

TO ALL TO WHOM THESE PRESENTS SHALL COME:

UNITED STATES DEPARTMENT OF COMMERCE

United States Patent and Trademark Office

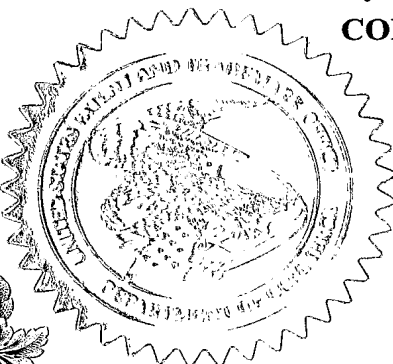
February 08, 2005

THIS IS TO CERTIFY THAT ANNEXED HERETO IS A TRUE COPY FROM THE RECORDS OF THE UNITED STATES PATENT AND TRADEMARK OFFICE OF THOSE PAPERS OF THE BELOW IDENTIFIED PATENT APPLICATION THAT MET THE REQUIREMENTS TO BE GRANTED A FILING DATE UNDER 35 USC 111.

APPLICATION NUMBER: 60/560,269

FILING DATE: April 08, 2004

By Authority of the
COMMISSIONER OF PATENTS AND TRADEMARKS



P. R. GRANT
Certifying Officer

PROVISIONAL APPLICATION FOR PATENT COVER SHEET

This is a request for filing a PROVISIONAL APPLICATION FOR PATENT under 37 CFR 1.53(c).

INVENTOR(S)

Given Name (first and middle [if any])	Family Name or Surname	Residence (City and either State or Foreign Country)	
Katsuki KUSUNOKI		Chiba	Japan

☐ Additional inventors are being named on the _____ separately numbered sheet(s) attached hereto
TITLE OF THE INVENTION (500 characters max)

COMPOUND SEMICONDUCTOR LIGHT-EMITTING DEVICE AND PRODUCTION METHOD THEREOF

CORRESPONDENCE ADDRESS

Direct all correspondence to the address for SUGHRUE MION, PLLC filed under the Customer Number listed below:

WASHINGTON OFFICE

23373

CUSTOMER NUMBER

ENCLOSED APPLICATION PARTS (check all that apply)

- | | | | | |
|--|------------------|-----------|--|-------|
| <input checked="" type="checkbox"/> Specification in Japanese | Number of Pages | <u>10</u> | <input type="checkbox"/> CD(s), Number | _____ |
| <input checked="" type="checkbox"/> Drawing(s) | Number of Sheets | <u>2</u> | <input type="checkbox"/> Other (specify) | _____ |
| <input type="checkbox"/> Application Data Sheet. See 37 CFR 1.76 | | | | |

METHOD OF PAYMENT OF FILING FEES FOR THIS PROVISIONAL APPLICATION FOR PATENT

- ☐ Applicant claims small entity status. See 37 CFR 1.27.
- ☒ A check or money order is enclosed to cover the Provisional filing fees. The USPTO is directed and authorized to charge all required fees, except for the Issue Fee and the Publication Fee, to Deposit Account No. 19-4880. Please also credit any overpayments to said Deposit Account.
- ☐ The USPTO is hereby authorized to charge the Provisional filing fees to our Deposit Account No. 19-4880. The USPTO is directed and authorized to charge all required fees, except for the Issue Fee and the Publication Fee, to Deposit Account No. 19-4880. Please also credit any overpayments to said Deposit Account.

FILING FEE
AMOUNT (\$)

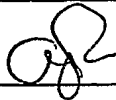
\$160.00

The invention was made by an agency of the United States Government or under a contract with an agency of the United States Government.

- ☒ No.
- ☐ Yes, the name of the U.S. Government agency and the Government contract number are:

Respectfully submitted,

SIGNATURE

DATE April 8, 2004TYPED or PRINTED NAME Abraham J. RosnerREGISTRATION NO. 33,276TELEPHONE NO. (202) 293-7060DOCKET NO. P80719**USE ONLY FOR FILING A PROVISIONAL APPLICATION FOR PATENT**

【書類名】 明細書
 【発明の名称】 化合物半導体発光素子およびその製造方法
 【技術分野】

【0001】

本発明は、化合物半導体発光素子およびその製造方法に関する。特に、発光の外部取り出し効率を向上させた側面を有する化合物半導体発光素子に関する。

【背景技術】

【0002】

従来から、化合物半導体発光素子の一例としてpn接合型の発光ダイオード(LED)が周知である(例えば、非特許文献1参照)。例えば、導電性のリン化ガリウム(GaP)単結晶を基板上にエピタキシャル成長させたGaP層を発光層として利用したGaP系LEDが知られている(前出の非特許文献1参照)。また、砒化アルミニウム・ガリウム混晶(組成式 Al_xGa_yAs : $0 \leq X, Y \leq 1$ で $X+Y=1$)やリン化アルミニウム・ガリウム・インジウム混晶(組成式 $Al_xGa_yIn_zP$: $0 \leq X, Y, Z \leq 1$ で $X+Y+Z=1$)を発光層とする、赤色帯、橙黄色帯から緑色帯LEDがある(前出の非特許文献1参照)。また、窒化ガリウム・インジウム(組成式 $Ga_\alpha In_\beta N$: $0 \leq \alpha, \beta \leq 1$, $\alpha + \beta = 1$)等のIII族窒化物半導体層を発光層とする、近紫外帯、青色帯または緑色帯の短波長LEDが知られている(例えば、特許文献1参照)。

【0003】

上記の $Al_xGa_yIn_zP$ 系LEDでは、導電性のp型またはn型の砒化ガリウム(GaAs)単結晶を基板として、その上に導電性のn型またはp型の発光層が形成される。また、青色LEDでは、電気絶縁性のサファイア($\alpha-Al_2O_3$ 単結晶)等の単結晶が基板として利用されている(前出の特許文献1参照)。また、短波長LEDには、立方晶(3C結晶型)或いは六方晶(4Hまたは6H結晶型)の炭化珪素(SiC)も基板として利用されている。

【0004】

これらの基板上に形成した発光層等を備えた半導体積層構造体が複数個形成されたウェハから個別の化合物半導体発光素子を分離するには通常、次の手法に依っている。(1) 先ず、基板となるウェハの表面に、LEDを構成するために必要なエピタキシャル成長層を形成してLED用途の半導体積層構造体を形成する。(2) 次に、負極および正極を配置する。(3) 併せて、個別の素子へと分離する際に利用する分離帯域と称される直線上で筋状の凹溝孔を、素子が形成されている表面側に設け、その分離帯域に沿ってスクライプラインまたは裁断ラインを設ける。裁断ラインは負極および正極を形成する以前に設けられる場合もあるが、スクライプ或いは裁断ラインを設けた時点では、化合物半導体発光素子は、基板となるウェハの表面上に、規則的に連続的に配列されて形成されている状況に未だ、留まっている。

【0005】

(4) 個別の素子へ裁断するために、回転するダイヤモンド研削刃等の切削器具を、上記の分離帯域の凹溝孔の内部で直線的に水平に走行させて、分離すべき領域をなす物質を切削、除去する。次に、(5) この切削で、より深さを増した凹溝孔に外部から機械的圧力を加える。そうして、深溝部の機械的な強度の弱さを利用して裁断し、個別素子へと分離する。凹溝部の深さを増す様な切削を施さずとも、スクライプラインに連続的に或いは間欠的に機械的衝撃を加えて、基板結晶またはエピタキシャル成長層の劈開性を利用して、個別の素子へと分離する方法手法もある。劈開性を利用して個別の素子に分離する場合、スクライプラインは基板結晶または成長層の劈開方向、例えば、イオン結合性の強いGaAs等の閃亜鉛鉱型結晶にあっては $\langle 110 \rangle$ 方向に平行に設けるのが常套手段である。

【0006】

【特許文献1】 特公昭55-3834号公報

【非特許文献1】 寺本巖著、「半導体デバイス概論」、初版、(株)培風館発行、1

99.5年3月30日、7章参照。

【発明の開示】

【発明が解決しようとする課題】

【0007】

裁断面、或いはスクライブに依って露出させた劈開面を側面とするLEDにあって、側面の表面積を増加させる技術手段は、外部への発光の取り出し効率を増加させるに優位となる。この技術を外部取り出し効率に優れる化合物半導体発光素子へ利用すれば、同じ消費電力において、より高い輝度のランプを構成するに貢献できる。ところが、一辺の長さを200 μ mから450 μ mとする略正方形のLEDでは、裁断ライン或いはスクライブラインを設ける分離帯域の幅（横幅）は、精々、20 μ mから50 μ mであるのが一般的である。分離帯域は発光に寄与しない領域である。その領域が広大であれば、基板ウェハにおいて、発光素子の形成を可能とする領域自体が減少し、製造コストの上昇を招いてしまう。

【0008】

この様に、分離帯域の幅（横幅）は、切削器具の刃先がようやく直線状に走行できる程度の狭いものである。従って、例えば、切削器具の刃先を、この様な狭い幅の領域で刃先を縦横に振り向けて、ライン内を走行させることができない。無理に縦横に走行させると、切削器具の刃先がラインの凹溝孔からはみ出し、発光層や電極を欠落または損傷させる機会を増やし、不良品をもたらすのみとなる。従って、例えば、平面形状でジグザグ状の切断面を有する表面積の大きな側面を得ることは困難であった。

【0009】

スクライブ手法に依って劈開に依り、個別の素子に分割する場合も同じである。例えば、平面形状で波状或いはジグザグ状の切断された、表面積を大とする側面を形成するには、劈開を引き起こすための機械的損傷を波状或いはジグザグ状に与える必要がある。しかしながら、例え、波状に機械的損傷を与えられても、その損傷の方向に従わず、やはり劈開性に自然に従って、劈開方向に直線的に分割されてしまう不都合があった。即ち、裁断或いは劈開の何れに依っても、帰結される側面は、略平面であるのが従来例である。特に、劈開法による側面は、レーザー光の共振面として利用できる程、良好な平滑性を有する平坦な面である。従って、高い外部への発光の取り出し効率をもたらす表面積の大きな側面を有するLEDを製造することは困難であった。

【0010】

本発明の目的は、発光の外部取り出し効率が向上した、表面積の大きな側面を備えた化合物半導体発光素子、それを用いたランプ及び光源を提供することである。また、本発明の別の目的は、表面積の大きい側面を形成する際に、切削器具を使用せず、また、機械的損傷を敢えて付与することなく、簡便に形成するための技術手段を提供することである。

【課題を解決するための手段】

【0011】

本発明は、以下の発明を提供する。

(1) 基板上に発光層を備えた化合物半導体発光素子に於いて、素子側面の少なくとも基板部の一部が辺方向に凹部を有することを特徴とする化合物半導体発光素子。

(2) 発光層がn型またはp型の化合物半導体からなり、pn接合型であることを特徴とする上記1項に記載の発光素子。

【0012】

(3) 凹部が4～40 μ mの間隔で存在することを特徴とする上記1または2項に記載の発光素子。

(4) 凹部が深さ0.5～10 μ mであり、幅1～20 μ mであることを特徴とする上記1～3項のいずれか一項に記載の発光素子。

【0013】

(5) 化合物半導体発光素子がフリップチップ型であることを特徴とする上記1～4項のいずれか一項に記載の発光素子。

【0014】

(6) 基板となるウェハー上に、n型またはp型の化合物半導体からなる発光層を含む化合物半導体層が積層され、該発光層に駆動電流を流通させるための負極および正極が所定の位置に配置され、個々の発光素子に分離するための分離帯域が形成され、多数の化合物半導体発光素子が規則的に且つ連続的に配列された化合物半導体発光素子ウェハーにおいて、該基板となるウェハーに、該分離帯域に沿って直線状に多数の小孔を設け、その後、該分離帯域に沿って個々の発光素子に分割することを特徴とする化合物半導体発光素子の製造方法。

【0015】

(7) 小孔をレーザー法によって形成することを特徴とする上記6項に記載の製造方法。

(8) 小孔の開口径が1～20 μ mであることを特徴とする上記6または7項に記載の製造方法。

【0016】

(9) 小孔の深さが基板厚さの1/10～3/4であることを特徴とする上記6～8項のいずれか一項に記載の製造方法。

(10) 小孔の間隔が4～40 μ mであることを特徴とする上記6～9項のいずれか一項に記載の製造方法。

【0017】

(11) 小孔を基板表面に積層された化合物半導体層側から形成することを特徴とする上記6～10項のいずれか一項に記載の製造方法。

(12) 小孔を基板背面から形成することを特徴とする上記6～11項のいずれか一項に記載の製造方法。

【0018】

(13) 基板背面の小孔の深さが基板表面の小孔よりも深いことを特徴とする上記12項に記載の製造方法。

(14) 小孔が周期的に設けられていることを特徴とする上記6～13項のいずれか一項に記載の製造方法。

【0019】

(15) 基板となるウェハー上に、n型またはp型の化合物半導体からなる発光層を含む化合物半導体層が積層され、該発光層に駆動電流を流通させるための負極および正極が所定の位置に配置され、個々の発光素子に分離するための分離帯域が形成され、多数の化合物半導体発光素子を規則的に且つ連続的に配列された化合物半導体発光素子ウェハーにおいて、該基板となるウェハー内部に焦点位置を設定したレーザー光を、該基板の該分離帯域に沿って直線状に走査しつつ間歇的に照射し、その後、該分離帯域に沿って個々の発光素子に分割することを特徴とする化合物半導体発光素子の製造方法。

【0020】

(16) 請求項1～5のいずれか一項に記載の化合物半導体発光素子を備えたことを特徴とするランプ。

(17) 請求項16に記載のランプを備えていることを特徴とする光源。

【発明の効果】

【0021】

分離帯域に対応して基板に小孔を設けて押し割ることにより、発光素子の側面が凹凸を有する形状となって表面積が増加し、発光の外部取り出し効率が向上する。また、従来の裁断ラインまたはスクライブラインに比較し、発熱領域が減少することにより、化合物半導体の変質層が減少する。

【発明を実施するための最良の形態】

【0022】

本発明における半導体積層構造体を形成するための基板材料としては、サファイア(α - Al_2O_3 単結晶)や酸化亜鉛(ZnO)或いは酸化ガリウム・リチウム(組成式 LiGaO_2)等の酸化物単結晶材料がある。光学的に透明な上記の様な酸化物単結晶材料は、

フリップチップ型LEDの基板として有効に利用できる。他に、珪素（Si）単結晶（シリコン）や立方晶或いは六方晶結晶型の炭化珪素（SiC）等のIV族半導体単結晶、リン化ガリウム（GaP）等のIII-V族化合物半導体単結晶、更に、硫化亜鉛（ZnS）やセレン化亜鉛（ZnSe）等のII-VI族化合物半導体単結晶材料を例示できる。

【0023】

半導体積層構造体を構成する化合物半導体層には、例えば、サファイア基板或いは炭化珪素またはシリコン基板等上に設けられた $Al_xGa_yIn_zN_{1-a}M_a$ （ $0 \leq X \leq 1$ 、 $0 \leq Y \leq 1$ 、 $0 \leq Z \leq 1$ で且つ、 $X+Y+Z=1$ 。記号Mは窒素とは別の第V族元素を表し、 $0 \leq a < 1$ である。）等のIII族窒化物半導体層がある。また、砒化ガリウム（GaAs）単結晶基板上に設けた Al_xGa_yAs （ $0 \leq X$ 、 $Y \leq 1$ 、 $X+Y=1$ ）層や $Al_xGa_yIn_zP$ （ $0 \leq X$ 、 Y 、 $Z \leq 1$ 、 $X+Y+Z=1$ ）層等がある。また、GaP基板上に設けたGaP層がある。これらの化合物半導体層は、目的とする機能に基づき、基板上に適所に配置されているべきである。例えば、ダブルヘテロ（二重異種）接合構造の発光部を構成するには、発光層の上下の両表面側にn型とp型の化合物半導体層を配置する。

【0024】

これらの化合物半導体の成長方法は特に限定されず、MOCVD（有機金属化学気相成長法）、HVPE（ハイドライド気相成長法）、MBE（分子線エピタキシー法）、など化合物半導体を成長させることが知られている全ての方法を適用できる。好ましい成長方法としては、膜厚制御性、量産性の観点からMOCVD法である。

【0025】

本発明の云う素子側面とは、基板の側面、及び基板上にLEDを構成するために設けられた各エピタキシャル成長層の側面、例えば、発光層の側面から構成されるものである。平面形状が三角形のLEDにあって、側面の数は3である。平面形状が正方形または長方形のLEDの側面数は4である。平面形状が六角形のLEDの側面数は6である。

【0026】

本発明の化合物半導体発光素子は、素子側面の少なくとも基板部側面の一部が辺方向に凹部を有することを特徴とする。これにより、側面の表面積が増加し、発光の外部取り出し効率が向上する。本発明で「辺方向」とは、素子の平面形状を構成する辺の方向を意味する。

【0027】

素子側面基板部の辺方向における凹部は、個々の発光素子に分離するための分離帯域に対応して基板に多数の小孔を設け、分離帯域に沿って押し割り、個々の発光素子に分割することにより形成することができる。ここで小孔とは、基板を貫通している孔または貫通していない穴（くぼみ）を意味する。

【0028】

図1は本発明の化合物半導体発光素子を製造するためのウェハーの平面を示す模式図である。1が個々の発光素子であり、2が分離帯域であり、3が小孔である。分離帯域2に沿って押し割ると、分離帯域の中心線、即ち小孔の中心線4に沿って個々の発光素子に分割される。

【0029】

図2（本発明の化合物半導体発光素子の平面図を示す模式図）および図3（図2の上辺部の部分拡大図）に示す如く、分割された個々の発光素子の側面は小孔のあった部分が分離帯域の中心線を基準とする凹部を構成する。この凹部が多数個連続して存在すると、個々の発光素子の側面は見かけ状、凹凸の面となる。凹凸の形状は小孔の形状、大きさ、間隔を適宜選択することにより所望の形状とすることができる。

【0030】

上記小孔は基板の表面（半導体積層側）および／または背面から設けることができる。小孔は基板を貫通していてもよく、窪みの状態でもよい。表面から設ける場合は積層された半導体層の最上部より直接小孔を設けることができる。この場合、素子側面を構成する半導体積層部も凹凸となり表面積が増加するので、発光の外部取り出し効率は一層向上す

る。特に、発光層を囲む周囲の側面に凹凸を有すると、他の半導体積層構造体構成層に吸収されない高強度の発光を外部へ効率的に散乱させられるので有利である。また、分離帯域の半導体層の一部または全てをエッチング等により除去した後、小孔を設けることもできる。

【0031】

小孔の形成はレーザー法、エッチング法および機械加工法等小孔形成手段として知られる如何なる方法によって形成してもよい。これらの中でも、加工精度および加工速度等の面から、レーザー法が好ましい。以下に、レーザー法を例にとり本発明を詳細に説明するが、本発明はレーザー法にのみ限定されるものではない。

【0032】

本発明に用いることができるレーザー加工機としては、半導体ウェハーに小孔を形成できるものであればどのようなタイプでも良い。具体的にはCO₂レーザー、YAGレーザー、エキシマ・レーザーおよびパルスレーザーなどを用いることができる。なかでもパルスレーザーが好ましい。

【0033】

レーザー光は、上記分離帯域において、通常中心線に沿って直線状に走査するが、間欠的に照射する。レーザー光が照射された領域では、選択的にその領域に在る構成物、例えば、サファイアが加熱され、揮散することにより、水平断面を概ね円形とする小孔が形成される。構成物を揮散させる、或いは、構成物を強度的に弱い材質へと変換するために照射するレーザー光の波長は照射対象に依って、適宜、選択する。照射対象とは、レーザー光を照射する目標物（対象）である。例えば、照射対象をシリコンとする場合、波長を1.06 μmとするネオジウムイオン（Nd³⁺）置換型YAG（イットリウム・アルミニウム・ガーネット）固体レーザー（例えば、久保宇市著、「医用レーザー入門」、昭和60年6月25日、（株）オーム社発行、第1版第1刷、50～55頁参照）が適する。照射対象がサファイアである場合、波長400 nm以下の高いエネルギー光が適する。

【0034】

間欠的にレーザー光を照射する場合、照射された位置の距離的間隔が形成される小孔の間隔（ピッチ）となる。換言すれば、小孔を設ける間隔は、レーザー光の走査方向で、レーザー光を照射する距離的間隔を調整して制御する。レーザー光を照射させる位置を随時、変化させれば、ピッチを異にする小孔を形成できる。しかし、本発明では、小孔を、一直線上に等間隔（等ピッチ）で周期的に形成するのが最良とする。同型の小孔を等間隔で設けることとすれば、概ね一定の形状の断面形状を有する素子側面を形成することが容易となるからである。また、個別素子へ分離する際に、機械的圧力を均等に及ぼせるため、概ね一定の側面の形状を発現しつつ、素子間の分離を容易ならしめるからである。

パルスレーザーの場合、周波数および加工スピードによってピッチを調整できる。

【0035】

小孔を設ける間隔（ピッチ）は、素子側面の長さ（幅）の1/100以上で1/10以下とするのが適する。例えば、側面の長さを400 μmとする平面形状が正方形の化合物半導体LEDでは、4 μm以上で40 μm以下の間隔で小孔を設けるのが適する。正方形のLEDでは、一辺の長さが側面の長さとなる。この様なピッチで小孔を周期的に等間隔で形成する際には、±2 μm以内の範囲で照射できる“位置決め”精度（アライメント精度）機能を備えている照射装置を使用して、レーザー光を目標の位置に照射するのが好ましい。

【0036】

開口部の断面形状を円形とする小孔を安定して形成するには、光学的収差の少ない光学系を介して、レーザー光を対象に照射する必要がある。大きな非点収差或いはコマ収差等を発生させる光学系を経由してレーザー光を照射すると、開口部を楕円形とする小孔が形成されてしまう場合がある。長径の方向が不統一となっている場合、個別の素子に分離した場合、分離された一方の素子と他方の素子とで異なる形状の凹凸を有する側面が形成されてしまう。これにより、側面の形状を同一とする化合物半導体発光素子を高い良品収率

で得られない不具合を生ずる。即ち、素子側面の形状が異なるために外部への発光の取り出し効率を異にする化合物半導体発光素子が製造されることとなり、不都合となる。

【0037】

また、レーザー法では通常小孔の開口部は概ね円形になるが、例えば、エキシマレーザーを用いれば、所望のスリット形状のマスクを通してことによって、円形以外にも長方形、台形、或いは三角形の開口形状を形成させることができる。

【0038】

小孔の開口径（便宜上、半導体積層構造体をなす照射対象の表面での開口径を指す）は、素子側面の長さにとわらず、直径にして $1\mu\text{m}$ 以上で $50\mu\text{m}$ 以下とするのが望ましい。開口径が小さい小孔は、緻密な凹凸を有する素子側面を形成するに有利である。開口径を $20\mu\text{m}$ ～ $50\mu\text{m}$ とする比較的に大きな孔は、例えば、一辺を 0.75mm 以上、特に、 1mm 以上とする大型のLEDを構成するに便利である。大型のLEDの長い素子側面を形成せんがために、例え、間欠的であれ、長距離に亘り、即ち長時間を掛けてレーザー光を照射すると、照射対象の熱的な変性が促され、本来に発揮すべき機能が充分発揮出来ない場合が多々生ずるからである。従って、大型のLEDの形成を意図する場合は、開口径の大きな小孔を、間隔（ピッチ）を大きくして設けるのが得策となる。

【0039】

一辺の長さが $200\mu\text{m}$ ～ $450\mu\text{m}$ の通常の大きさのLEDでは、小孔の直径は $1\sim 20\mu\text{m}$ が好ましく、 $5\sim 15\mu\text{m}$ がさらに好ましい。

【0040】

円形の小孔の開口径（＝直径）は、照射するレーザー光のスポット径を変化させて調整する。スポット径を大きくすれば、開口径の大きな小孔がもたらされる。また、照射対象の鉛直位置を焦点位置より前後にずらせば、焦点位置で照射した場合よりも、開口径を大とする小孔を形成できる。特に、GaAsやリン化インジウム（InP）或いはGaN等の揮発性の高い第V族元素を含む照射対象では、同一波長のレーザー光を一定位置で照射した場合でも、照射時間をより長期とすれば、より開口径の大きな小孔を形成できる。

【0041】

小孔の垂直断面の2次元的形状は、長方形、台形、或いは三角形の何れであっても、本発明に係わる素子側面を形成する上で、また、素子を分離する上でも差し支えはない。開口部が円形であり、垂直断面形状が長方形であることは、小孔が3次元的に円柱の形状であることを示している。垂直断面形状が台形である場合は、小孔は切頂型の円柱であることを示している。また、三角形の垂直断面形状は、小孔が円錐状であることを示している。

【0042】

貫通していない場合の小孔の深さは、レーザー光の光パワーを調整して制御する。パワーの大きなレーザー光を照射する程、深い小孔を形成できる。パワーを一定に保ちつつ、レーザー光を照射する場合、照射時間を長くすると小孔の深さを増せる。しかし、一つの小孔を形成するためにレーザーの照射時間を徒に長期間とすると、開口径も広がる不都合が生ずる場合がある。このため、小孔を形成する際に利用するレーザー光のパワーは、所望の深さが得られる間に、開口径の徒な拡幅をもたらさない範囲に調節する。

【0043】

基板の側面に形成される凹凸を有する領域は、小孔が深い程増える。従って、小孔の深さが不用意に浅いと凹凸を形成する領域が減少する。一方で、好適な深さの範囲を超えて深い小孔を形成すると、基板の機械的な衝撃に対する耐力が弱まり、このため、小孔の配列方向とは異なる方向に自発的に割れてしまう事態を招く。小孔が設けられていない方向、例えば、壁開方向に沿って自発的に割れると、凹凸を形成させる作用を有する小孔が設けられていないため、側面は平面状となる。このため、表面積を増大できないため、外部への発光の取り出し効率を向上させるに至らず、不都合である。

【0044】

基板に設ける小孔の深さは、基板の全厚の $1/10$ 以上で $3/4$ 以下とするのが適する

。更には、 $1/5$ 以上で $1/2$ 以下とするのが好適である。例えば、全厚を $100\mu\text{m}$ とするサファイア基板にあって、小孔の深さは、 $20\mu\text{m}$ 以上で $50\mu\text{m}$ 以下とするのが好適である。

【0045】

小孔は基板の表面（半導体積層側）および／または背面から設けることができる。表面に設ける場合は積層された半導体層の最上部より直接小孔を設けることができる。また、分離帯域の半導体層の一部または全てをエッチング等により除去した後、小孔を設けることもできる。このエッチング用のレジスト（マスク）は、半導体層の側面が小孔に沿った凹凸の形状となるものを使用することが好ましい。

【0046】

小孔の内部は、構成物が無く空隙となっている。従って、この小孔を設けた直線的領域に機械的に圧力を及ぼせば、簡易に分離を果たせる利点がある。基板の表面および背面の両面に小孔を設けておけば、より簡易に素子間の分離を果たせる。例えば、半導体積層構造体の表面から、一定の間隔で規則的に且つ周期的に穿孔して、基板の表面側に小孔を設ける。その小孔と中心を一致させて、基板の背面側から小孔をやはり表面側と同じ周期で設ける。この様に、半導体積層構造体の表面側及び基板の背面側の双方向から、小孔を形成する手法に依れば、小孔を2分割に等分する例えば、機械的な圧力を加えた際に、容易に個別の発光素子（チップ）へと分割できる。

【0047】

基板の表面および背面の双方向から、凹凸を形成するための分離用小孔を設けるに際しては、何れの方角から設ける小孔の開口形状および直径も同一とするのが好ましい。また、上述の小孔の深さに関しては表面および背面の小孔の深さの合計値で判断する。

【0048】

また、例えば、基板の表面側からのみ、或いは背面側からのみの一方向から、レーザー光を照射して小孔を設けることもできる。半導体積層物を貫通し、更に基板にある程度の深さを有する小孔を設けるには、長期間に亘り、レーザー光を照射させる必要がある。このため、小孔の開口径が所望より拡幅されてしまい、所望の凹凸形状を形成できない場合がある。このような場合、分離帯域の半導体積層物の一部または全てをエッチング等により除去しておくことが有効である。

【0049】

基板の背面側からのみ小孔を設ける場合も、押し割り不良の発生を防ぐために、分離帯域の半導体積層物の一部をエッチング等により除去しておくことが有効である。

また、レーザー光の焦点位置を基板内部に結ばれるように調整することにより、基板内部に小空隙（または変質部）を形成することができる。このように、基板の表面（背面）に小孔を形成する替わりに、基板内部に小空隙を形成させてもよい。

【0050】

本発明では、直線状に周期的に形成した小孔の概ね中心線に沿って、個別の発光素子へ分離する。例えば、円形に開口した円柱状の小孔を2分割する様に、小孔を概ね中央で縦割りして分割する。そうすれば、素子間分離が果たされると同時に、半円柱状の割り込みを備えた側面を具備した発光素子がもたらせる。近接して設けられた、開口部を円形或いは楕円形とする小孔を2分割する様に裁断すると、平面形状で波浪型（波型）にうねった、鉛直断面に周期的な凹凸を備えた断面がもたらされる。小孔の間隔が平面形状波浪型の波頭部の間隔となる。小孔の直径を小さくして、小孔をたくさん設ければ設ける程、波頭部の間隔は短くなり、従って、或る決まった長さの断面に、その表面積を大とするより多くのうねりを設けられる。

【0051】

開口部を真円形とする真円柱からなる小孔を2分割して、平面形状半円形の波浪型の「うねり」を形成することにより、長さ L の平面の側面に対して、最大 $\pi \times L / 2$ 倍（ π ＝円周率）の大きさの表面積の素子側面を形成できる。素子の周囲に設ける「うねり」を有する側面が多ければ、その側面の数に応じて発光の外部取り出し効率は向上する。素子の

側面となす予定の全ての領域、例えば、平面形状正方形のLEDの4方の周囲に形成しておけば、表面積を大とする波浪型の「うねり」を有する4つの側面で囲まれた化合物半導体発光素子を構成できる。素子の周囲の全てを、「うねり」を設けて表面積を大きくした側面とすることで、特に、外部への発光の取り出し効率が増した化合物半導体発光素子を構成できる。

【0052】

また、小孔を設けた後、幅が小孔の直径よりも小さく、深さが小孔の深さよりも浅い従来のスクライブラインを小孔の中心線に沿って設けてもよい。そうすることによって、個々の発光素子に押し割る際の不良率が改良される。この従来のスクライブラインはダイヤモンド針、ダイシングおよびレーザー等により設けることができる。

【0053】

本発明の化合物半導体発光素子は慣用の手段によりリード線を設け、蛍光体を有するカバーを設けることにより、ランプとすることができる。ランプは信号機等の光源として使用できる。

【実施例】

【0054】

以下に実施例により本発明をさらに詳細に説明するが、本発明はこれらの実施例にのみ限定されるものではない。

【0055】

(実施例1)

窒化ガリウム系化合物半導体からなる青色発光素子を以下のとおり作製した。

サファイア基板ウェハー上にAlNからなるバッファ層を介してアンドープGaNからなる厚さ2 μ mの下地層、Siドープ（濃度 $1 \times 10^{19} / \text{cm}^3$ ）GaNからなる厚さ2 μ mのnコンタクト層、Siドープ（濃度 $1 \times 10^{18} / \text{cm}^3$ ）In_{0.1}Ga_{0.9}Nからなるnクラッド層、GaNからなる厚さ16nmの障壁層とIn_{0.2}Ga_{0.8}Nからなる厚さ2.5nmの井戸層を交互に5回積層させた後最後に障壁層を設けた多重量子井戸構造の発光層、Mgドープ（濃度 $1 \times 10^{20} / \text{cm}^3$ ）Al_{0.07}Ga_{0.93}Nからなる厚さ2.5nmのpクラッド層およびMgドープ（濃度 $8 \times 10^{19} / \text{cm}^3$ ）GaNからなる厚さ0.15 μ mのpコンタクト層を順次積層して化合物半導体積層物とした。

【0056】

この化合物半導体積層物のpコンタクト層上の所定の位置に公知のフォトリソグラフィ技術およびリフトオフ技術を用いて、pコンタクト層側から順にPt、RhおよびAuを積層した構造を持つ反射性の正極を形成した。

【0057】

次に、図1に示したようなピッチが350 μ m、幅が20 μ mの分離帯域を公知のフォトリソグラフィ技術および反応性イオンエッチング技術により深さが1 μ mになるようにエッチングした。同時に、図1に示したように、分離帯域に臨む位置で、半円状にエッチングし、nコンタクト層を露出させ、負極形成面（10）としている。続いて、この負極形成面にTi/Au2層構造の負極を当業者周知の方法で形成した。

【0058】

以上のようにして得られた半導体ウェハーのサファイア基板背面側をラッピングおよびポリッシングすることで、厚さが80 μ mとなるように薄板化した。また、ポリッシングでは基板背面を鏡面均一とし、容易にサファイア基板背面から前記分離帯域を確認できるようにした。

【0059】

次に、パルスレーザー加工機のテーブル上に得られた半導体ウェハーを貼りつけ、真空チャックで固定した。テーブルはX軸（左右）、Y軸（前後）方向に移動することができ、 θ 軸を回転軸として回転可能な構造となっている。固定後、サファイア基板背面側からレーザーを照射し、分離帯域の中心線に対応して、直径10 μ m、深さ20 μ mの断面円形の小孔を25 μ m間隔で形成した。レーザー光は波長が355nmで、焦点はスポット

径が $8\mu\phi$ になるように絞った。焦点位置はサファイア基板面よりも上方に離して、小孔の直径が $10\mu\text{m}$ になるようにした。

【0060】

小孔形成後、真空チャックを解放し、ウェハーをテーブルから剥ぎ取り、基板表面側から押し割って分離することにより、 $52\text{mm}\phi$ のウェハーから $350\mu\text{m}$ 角のチップを多数得た。また、分割後、素子側面を観察すると、素子側面の基板部は $25\mu\text{m}$ 間隔で深さ約 $5\mu\text{m}$ 幅約 $10\mu\text{m}$ の凹部を有する凹凸面であった。

ベアチップマウントした状態の積分球測定において、この発光素子は電流 20mA で 10mW の発光出力を示した。

【0061】

(比較例1)

サファイア基板背面に分離帯域に対応してレーザー照射により小孔を形成する替わりに、幅が $10\mu\text{m}$ 、深さが $20\mu\text{m}$ の従来の裁断ラインをレーザー照射により形成したことを除いて、実施例1と同様に発光素子を作製した。得られた発光素子の側面は、レーザー照射部分には微小な凹凸が形成されていたが、側面全体では非常に平坦であった。

この発光素子は電流 20mA で 9.5mW の発光出力を示し、実施例1に比較して約5%低かった。

【0062】

(実施例2)

本実施例では、基板の背面側に小孔を形成する替わりに、基板表面側のエッチングされた分離帯域上に小孔を形成したことを除いて、実施例1と同様に発光素子を作製した。但し、レーザーで小孔を形成する前にレジスト保護膜を半導体表面に塗布し、小孔形成後を保護膜上のデブリと共に保護膜を洗浄で除去した。

【0063】

得られた発光素子の側面は、半導体部も含めて $25\mu\text{m}$ 間隔で深さ約 $5\mu\text{m}$ 幅約 $10\mu\text{m}$ の凹部を有する凹凸面であった。

この発光素子は電流 20mA で 10.2mW の発光出力を示した。

【0064】

(実施例3)

本実施例では、基板表面側から小孔を形成するまでは実施例2と全く同様の操作で行ない、その後、その小孔に対応する位置に基板背面にも小孔を形成した。但し、小孔の深さは、表面側が $10\mu\text{m}$ であり、背面側が $15\mu\text{m}$ であった。

【0065】

得られた発光素子の側面は、実施例2と同様に半導体部も含めて $25\mu\text{m}$ 間隔で深さ約 $5\mu\text{m}$ 幅約 $10\mu\text{m}$ の凹部を有する凹凸面であった。

この発光素子は電流 20mA で 10.2mW の発光出力を示した。

【0066】

(実施例4)

本実施例では、基板背面に小孔を形成するまでは実施例1と全く同様の操作で行ない、その後、その小孔を半円状に2分割するように、ダイヤモンド針で従来のスクライプラインを幅 $2\mu\text{m}$ および深さ $10\mu\text{m}$ で形成した。スクライプラインを形成後、基板表面側から押し割って分離することにより、 $5\text{cm}\phi$ のウェハーから $350\mu\text{m}$ 角のチップを多数得た。不良率は実施例1よりも改良された。

【0067】

得られた発光素子の側面の基板部は実施例1と同様に $25\mu\text{m}$ 間隔で深さ約 $5\mu\text{m}$ 幅約 $10\mu\text{m}$ の凹部を有する凹凸面であった。

この発光素子は電流 20mA で 10mW の発光出力を示した。

【0068】

(実施例5)

本実施例では、レーザー光の焦点位置を基板背面から $20\mu\text{m}$ 内部に設定して、スポッ

ト径を $1\mu\text{m}$ とし、 $5\mu\text{m}$ 間隔でレーザー光を照射したことを除いて、実施例1と同様に発光素子を作製した。

分割後の発光素子を観察したところ、素子側面にはレーザー光の焦点位置付近に辺方向の凹凸が形成されていた。また、この発光素子の電流 20mA での発光出力は 9.8mW であった。

【産業上の利用可能性】

【0069】

本発明の化合物半導体発光素子は、発光の外部取り出し効率が極めて高く、LEDおよびそれを用いたランプとして産業上の利用価値は極めて大きい。

【図面の簡単な説明】

【0070】

【図1】本発明の化合物半導体発光素子を製造するためのウェハの平面を示す模式図である。

【図2】本発明の化合物半導体発光素子の平面図を示す模式図である。

【図3】図2の上辺部の部分拡大図である。

【符号の説明】

【0071】

- 1…発光素子
- 2…分離帯域
- 3…小孔
- 4…分離帯域中心線
- 5…凹部
- 10…負極形成面

【書類名】
【図 1】

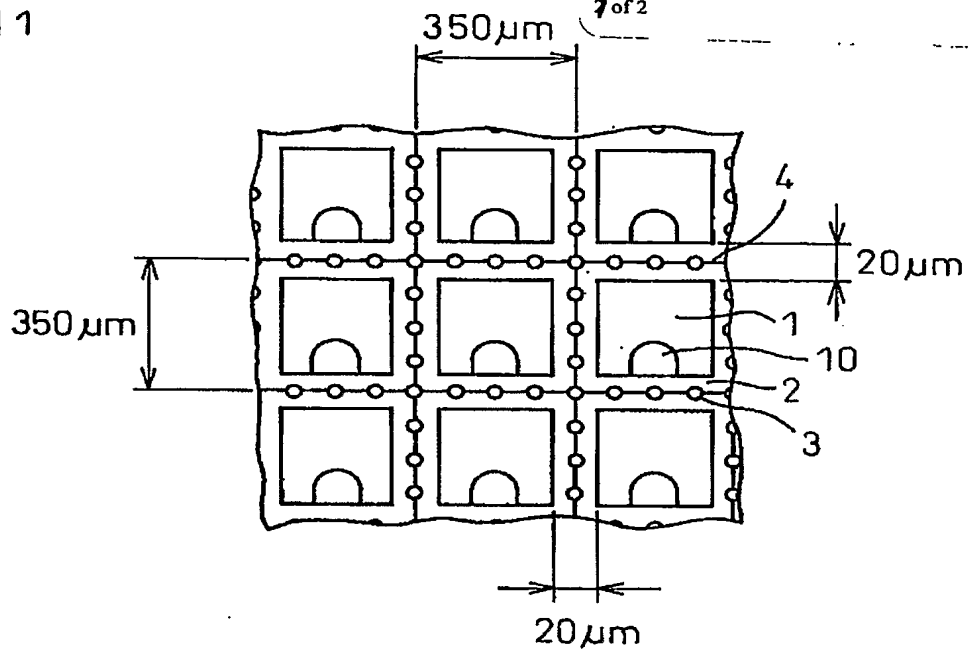
図面

/Katsuki KUSUNOKI
COMPOUND SEMICONDUCTOR
April 8, 2004
Abraham J. Rosner
(202) 293-7060
Q80719
7 of 2

2004-081286

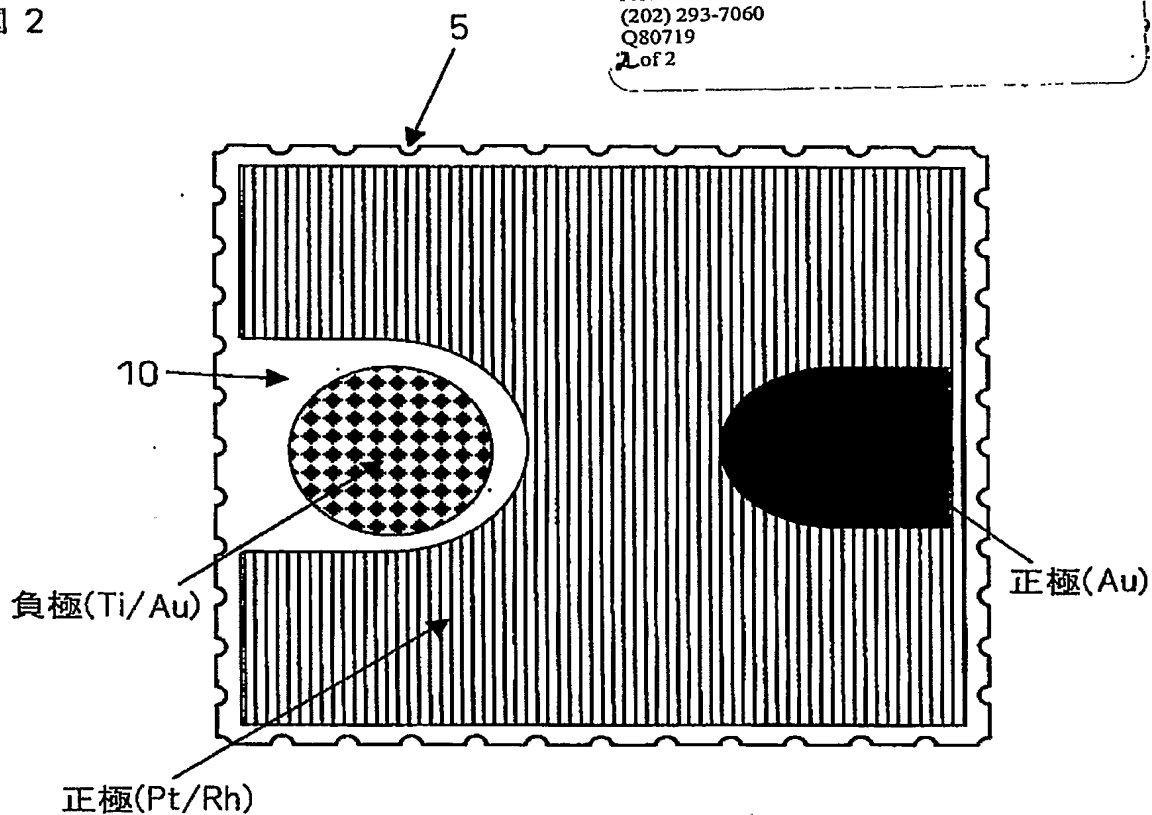
n
4
"
9
2

図 1



【図 2】

図 2



【図 3】

図 3

